

PAT-NO: JP403285380A ✓
DOCUMENT-IDENTIFIER: JP 03285380 A
TITLE: MANUFACTURE OF SEMICONDUCTOR LASER ELEMENT
PUBN-DATE: December 16, 1991

INVENTOR-INFORMATION:
NAME
YAMAMOTO, OSAMU
KASAI, SHUSUKE

ASSIGNEE-INFORMATION:
NAME SHARP CORP COUNTRY
N/A

APPL-NO: JP02087714
APPL-DATE: April 2, 1990

INT-CL (IPC): H01S003/18

ABSTRACT:

PURPOSE: To simplify steps by forming the end face of a resonator, a wide forbidden band width layer and an end face reflecting film as in a substrate state, and eventually dividing it into individual semiconductor laser elements.

CONSTITUTION: A protrusion 21 of a substrate 11 formed with the protrusion 21 is easily cleaved at a coupling part 22 by applying a small force thereto to form a stripe groove. A cleaved surface 23 of this case becomes the end face of a resonator. Then, an oblique forbidden band width layer 16 is formed on the bottom and sides of the groove including the surface 23. After a protective layer 24 is removed, the substrate 11 is inclined, deposited from the oblique direction, and an end face reflecting film 17 having a low reflectivity and an end face reflecting film 18 having a high reflectivity are sequentially formed. Electrodes 14, 15 are respectively formed on the upper surface of a laminated structure 13 and the lower surface of the substrate 22 to obtain an end face emitting type semiconductor laser element.

COPYRIGHT: (C)1991, JPO&Japio

⑫ 公開特許公報(A) 平3-285380

⑨ Int.Cl.⁵

H 01 S 3/18

識別記号

庁内整理番号

6940-4M

⑬ 公開 平成3年(1991)12月16日

審査請求 未請求 請求項の数 2 (全6頁)

⑭ 発明の名称 半導体レーザ素子の製造方法

⑮ 特 願 平2-87714

⑯ 出 願 平2(1990)4月2日

⑰ 発 明 者 山 本 修 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内⑱ 発 明 者 河 西 秀 典 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑲ 出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

⑳ 代 理 人 弁理士 山本 秀策

明 細 書

1. 発明の名称

半導体レーザ素子の製造方法

2. 特許請求の範囲

1. 少なくとも出射側の共振器端面上に活性領域より禁制帯幅の広い広禁制帯幅層が形成された端面出射型半導体レーザ素子の製造方法であって、

基板上に活性層を含む積層構造を形成する工程と；

該積層構造を構成する半導体結晶の一部を劈開させることによって、共振器端面となる劈開面を形成する工程と；

少なくとも出射側の共振器端面上に、活性領域より禁制帯幅の広い広禁制帯幅層を形成する工程と；

該広禁制帯幅層の表面に端面反射膜を形成する工程と；

最後に、該基板を劈開させることによって、個々の半導体レーザ素子に分割する工程と；

を包含する製造方法。

2. 前記広禁制帯幅層が、前記共振器端面から遠ざかるにつれて禁制帯幅が漸増する傾斜禁制帯幅層である、請求項1に記載の半導体レーザ素子の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、高出力状態で長期間動作させても高い信頼性を示す端面出射型半導体レーザ素子の簡便な製造方法に関する。

(従来の技術)

端面出射型半導体レーザ素子は、半導体結晶の劈開を利用した代表的な半導体素子であって、半導体結晶と空気との屈折率差に基づく1組の半導体端面からなるファブリペロ型共振器を備えている。

現在、このような端面出射型半導体レーザ素子は、光ディスク装置などの光源として幅広く用いられている。特に、これらの半導体レーザ素子を、書き込み可能な追記型光ディスク装置または消去可能な書き換え型光ディスク装置の光源として用

いる場合には、40～50mW程度の高出力状態においても高い信頼性を示すことが要求される。しかも、光ディスク装置を含むシステム全体の動作速度を高めることを目的として、さらに高い光出力が得られる半導体レーザ素子が要望されている。また、高精彩のレーザプリンタ装置の光源またはYAGレーザなどの固体レーザ装置の励起用光源として用いる場合には、光出力が100mW以上の高出力半導体レーザ素子が必要である。

ところが、端面出射型半導体レーザ素子には、高出力状態で動作させた場合に、その端面が次第に劣化するという問題点がある。端面が劣化すると、駆動電流が増加し、やがてはレーザ発振が起こらなくなる。したがって、高出力状態では、高い信頼性を得るのが困難であった。

このような端面劣化は次のような原因によって起こる。まず、出射端面における光密度が高く、非発光再結合が表面単位を介して起こるので、端面近傍で局所的な発熱が生じる。端面近傍の温度が上昇すると、その熱によって端面近傍領域の禁

制帯幅が減少し、光の吸収が増大する。それによって発生したキャリアは表面単位を介して非発光再結合するので、さらに発熱が生ずることになる。この過程が繰り返されるにつれて、端面近傍における半導体結晶の温度が上昇して、ついには融点に達し、そして端面が破壊される。このような端面劣化を防ぐため、端面に禁制帯幅の広い半導体層を形成することが考えられる。

また、本発明者らは、端面出射型半導体レーザ素子における端面劣化を抑制する手段として、共振器端面となる半導体結晶の劈開面上に傾斜禁制帯幅層を設けることを提案した(特願平1-60422号)。

この傾斜禁制帯幅層は劈開面から遠ざかるにつれて漸増する禁制帯幅を有する。それゆえ、端面近傍で発生したキャリアは、拡散によって移動するだけでなく、禁制帯幅の傾斜に起因するドリフトによって半導体結晶内部に強く引き込まれ、端面近傍の表面単位に捕捉される確率が極めて小さくなる。さらに、傾斜禁制帯幅層の禁制帯幅が活

性層を含むレーザ励起部より大きいので、端面近傍における光吸収が低減される。その結果、端面劣化が効果的に抑制され、高出力状態における信頼性が向上する。

従来、このような広禁制帯幅層や傾斜禁制帯幅層を有する端面出射型半導体レーザ素子は第6図(a)～(c)に示す工程によって製造されていた。以下に、その一例として、GaAs系またはGaAlAs系の端面出射型半導体レーザ素子の場合について説明する。

まず、第6図(a)に示すように、例えばGaAs基板111上に、液相成長法または気相成長法などの公知の成長法を用いて、GaAs活性層またはGaAlAs活性層112を含む積層構造113を成長させる。次いで、処理された基板111を、所定の共振器長となるように、通常の劈開法によって分割し、第6図(b)に示すような複数個のレーザバー115を得る。このとき形成される劈開面114が共振器端面となる。

次いで、個々のレーザバー115に対し、プラズマCVD法などにより、第6図(c)に示すように、SiO₂

膜116を劈開面114以外の部分に形成する。そして、劈開面114上に、分子線エピタキシー法や有機金属熱分解法などの気相成長法を用いて、GaAlAs広禁制帯幅層またはGaAlAs傾斜禁制帯幅層を形成する。SiO₂膜116上に成長した多結晶はエッチングにより除去され、続いて、SiO₂膜116も除去される。

そして、積層構造113の上面および基板111の下面に、それぞれ電極金属を蒸着した後、出射端面側には低反射率の端面反射膜を形成し、他方の端面側には高反射率の端面反射膜を形成する。最後に、このように処理されたレーザバー115を劈開することにより、個々の半導体レーザ素子を得る。(発明が解決しようとする課題)

しかしながら、従来の製造方法では、積層構造が形成された基板を劈開させることによって、まず共振器端面を形成した後、得られたレーザバーに広禁制帯幅層または傾斜禁制帯幅層および端面反射膜を形成するので、製造工程が複雑となり、半導体レーザ素子の品質を維持することが困難である。また、一度に処理することができる素子の

数も少なく、その生産性に問題があった。

本発明は、上記従来の問題点を解決するものであり、その目的とするところは、少なくとも一方の共振器端面上に広禁制帯幅層または傾斜禁制帯幅層が形成された高出力の端面出射型半導体レーザ素子を生産性よく製造し得る方法を提供することにある。

(課題を解決するための手段)

本発明による端面出射型半導体レーザ素子の製造方法は、基板上に活性層を含む積層構造を形成する工程と；該積層構造を構成する半導体結晶の一部を劈開させることによって、共振器端面となる劈開面を形成する工程と；少なくとも出射側の共振器端面上に、活性領域より禁制帯幅の広い広禁制帯幅層を形成する工程と；該広禁制帯幅層の表面に端面反射膜を形成する（出射側の共振器端面上にのみ広禁制帯幅層を形成した場合には、該広禁制帯幅層の表面と、他方の共振器端面上とに、端面反射膜を形成する）工程と；最後に、該基板を劈開させることによって、個々の半導体レーザ

素子に分割する工程と；を包含し、そのことにより上記目的が達成される。

上記の広禁制帯幅層は、好ましくは、その禁制帯幅が共振器端面から遠ざかるにつれて漸増する傾斜禁制帯幅層である。

(実施例)

以下に本発明の実施例について説明する。

第1図に本発明の製造方法により得られる端面出射型半導体レーザ素子の一実施例を示す。この図には、以下のような構造を有する半導体レーザ素子の出射端面側のみが示されている。

まず、GaAs基板11上に、GaAs活性層またはGaAlAs活性層12を含む積層構造13が形成されている。積層構造13の上面およびGaAs基板11の下面には、それぞれ電極14および15が設けられている。そして、少なくとも出射側の共振器端面上には、傾斜禁制帯幅層16が形成されており、さらにその表面には、端面反射膜が形成されている。なお、傾斜禁制帯幅層16が出射側の共振器端面上にのみ形成されている場合には、この傾斜禁制帯幅層16の表

面には低反射率の端面反射膜17が形成されており、他方の共振器端面上には高反射率の端面反射膜18（第1図には示さず）が形成されている。

このような構造を有する端面出射型半導体レーザ素子は以下のようにして製造された。

まず、GaAs基板11上に、液相成長法または気相成長法などの公知の成長法を用いて、GaAs活性層またはGaAlAs活性層12を含む積層構造13を形成した。次いで、プラズマCVD法を用いて、この積層構造13の表面にSiO₂膜19を形成した。そして、SiO₂膜19上の全面にホトレジストを塗布した後、ホトリソグラフィ法を用いて、所定のレジストパターンを形成した。このレジストパターンをマスクとして、SiO₂膜19をエッチングすることにより、レーザ突起部20に合わせた第3図の斜線部のようなSiO₂膜19を形成した。

次いで、イオンミリング法を用いて、第4図の太い矢印で示すように、斜め方向から基板11および積層構造13をエッチングすることにより、突起部21を形成した。

第2図(a)に第4図の突起部21のZ-Z'断面を示す。

ただし、第2図(a)～(e)では、GaAs活性層またはGaAlAs活性層12を含む積層構造13の図示は省略されている。また、第5図に、第4図の突起部21のX-X'断面およびY-Y'断面を合わせて示す。斜め方向からエッチングを行ったので、突起部21の断面形状は三角形となる。突起部21は連結部22で基板11および積層構造13と接続されているのみであり、その底部は基板11から分離している。なお、連結部22の断面形状は、やはり三角形であるが、突起部21に比べて小さい。

このように突起部21が形成された基板11を、有機金属熱分解装置または分子線エビクキシー装置などの気相成長装置内に入れ、酸素が実質的に存在しない雰囲気下（例えば、真空下、窒素雰囲気下または水素雰囲気下）における劈開工程に供した。連結部22の断面が突起部21の断面より小さいので、突起部21はわずかな力を加えることによって連結部22の部分で容易に劈開した。この劈開によって、基板11には、第2図(b)に示すようなスト

ライブ溝が形成された。そして、この際の劈開面23が共振器端面となった。なお、突起部21を形成する方法としては、上記の方法以外に、選択エッチング法(Appl. Phys. Lett., 40, 289(1982)参照)を用いてもよい。

次いで、有機金属熱分解装置または分子線エビタキシー装置を用いて、第2図(c)に示すように、まず $Ga_{1-x}Al_xAs$ からなる傾斜禁制帯幅層16を、劈開面23を含むストライプ溝の底面および側面に形成した。そして、酸化を防止するために、傾斜禁制帯幅層16の表面に、GaAsからなる保護層24を形成した。

傾斜禁制帯幅層16のAl混晶比 x は、ストライプ溝の表面から遠ざかるにつれて活性層12と同じAl混晶比から漸増するように設定した。例えば、波長約780nmのレーザ光を出射する半導体レーザ素子を製造する場合には、0.14から0.5まで漸増するAl混晶比 x を用いた。しかし、Al混晶比 x は、劈開面23から漸増していればよく、0.14から0.5の範囲に限定されることはない。また、Al混晶比 x の変化は、

よっても形成され得る。

このとき、 SiO_2 膜19上には、単結晶ではなく、多結晶が成長するので、 SiO_2 膜19上の傾斜禁制帯幅層16ならびに端面反射膜17および18を、通常のエッチング法により、選択的に除去することができた。このようにして、出射側の共振器端面上には低反射率の端面反射膜17が形成され、他方の共振器端面上には高反射率の端面反射膜18が形成された。そして、 SiO_2 膜19を除去した後、積層構造13の上面および基板11の下面に、通常の方法により、それぞれ電極14および15を形成した。最後に、第2図(e)に示すように、基板11を分割して、端面出射型半導体レーザ素子を得た。

本実施例で得られた端面出射型半導体レーザ素子は、高出力状態においても、長期間にわたって特性の劣化が見られず、非常に高い信頼性を示した。

なお、本実施例では、共振器端面上に傾斜禁制帯幅層を形成した半導体レーザ素子について説明したが、本発明の半導体レーザは、これに限定さ

直線的であっても、放物線的であってもよい。さらに、半導体レーザ素子内部の活性層12を含む積層構造13と傾斜禁制帯幅層16との間に、劈開面23を挟んでAl混晶比のステップが存在してもよい。なお、傾斜禁制帯幅層16の厚さは約 $0.1\mu m$ とした。

有機金属熱分解法を用いれば、第2図(c)に示すように、互いに対向する劈開面23のいずれにも、傾斜禁制帯幅層16を同時に形成することができる。分子線エビタキシー法を用いた場合には、基板11を回転させながら、斜め方向から分子線を照射することによって、劈開面23の全面に傾斜禁制帯幅層16を形成することができる。

そして、GaAsからなる保護層24を熱エッチング法またはスパッタリング法などによって除去した後、電子ビーム蒸着装置を用いて、第2図(d)の太い矢印で示すように、基板11を傾斜させて斜め方向から蒸着を行うことにより、 Al_2O_3 からなる低反射率の端面反射膜17と、 Al_2O_3 および $\alpha-Si$ からなる高反射率の端面反射膜18とを順次形成した。なお、端面反射膜17および18はスパッタリング法に

れるものではなく、一般に、活性領域より禁制帯幅の広い広禁制帯幅層を少なくとも出射側の共振器端面上に形成すればよい。例えば、Al混晶比 x が0.5で一定の $Ga_{1-x}Al_xAs$ からなる広禁制帯幅層を共振器端面上に形成することによって、上記実施例と同様の結果が得られる。

(発明の効果)

このように、本発明の製造方法によれば、基板状態のままで、共振器端面の形成と、広禁制帯幅層および端面反射膜の形成とを行い、そして最後に個々の半導体レーザ素子に分割するので、製造工程が簡便化され、しかも得られた半導体レーザ素子の品質が著しく向上する。したがって、高出力状態においても高い信頼性を示す端面出射型半導体レーザ素子が生産性よく得られる。

4. 図面の簡単な説明

第1図は本発明の製造方法により得られる端面出射型半導体レーザ素子の一実施例を示す斜視図、第2図(a)~(e)は第1図の端面出射型半導体レーザ素子の製造工程を示す断面図、第3図は基板上

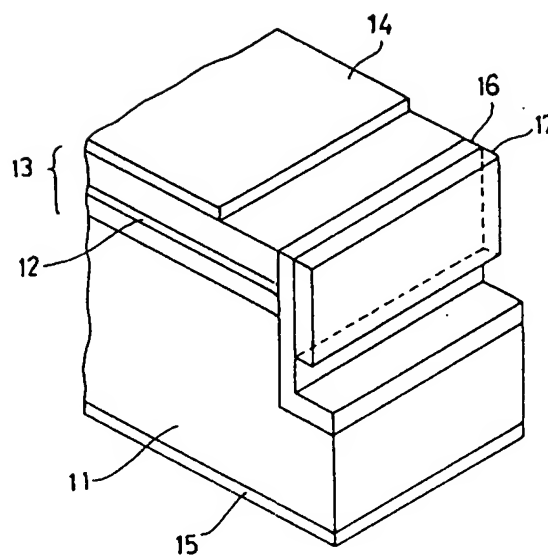
の積層構造の表面に形成された SiO_2 膜のパターンを示す平面図、第4図はイオンミリング法を用いて基板上に形成された突起部の形状を示す斜視図、第5図は第4図のX-X'断面およびY-Y'断面を合わせて示す図、および第6図(a)~(c)は端面出射型半導体レーザ素子を製造するための従来の工程を示す斜視図である。

11, 111…基板, 12, 112…活性層, 13, 113…積層構造, 16…傾斜禁制帯幅層, 17…低反射率の端面反射膜, 18…高反射率の端面反射膜, 19, 116… SiO_2 膜, 21…突起部, 22…連結部, 23…劈開面。

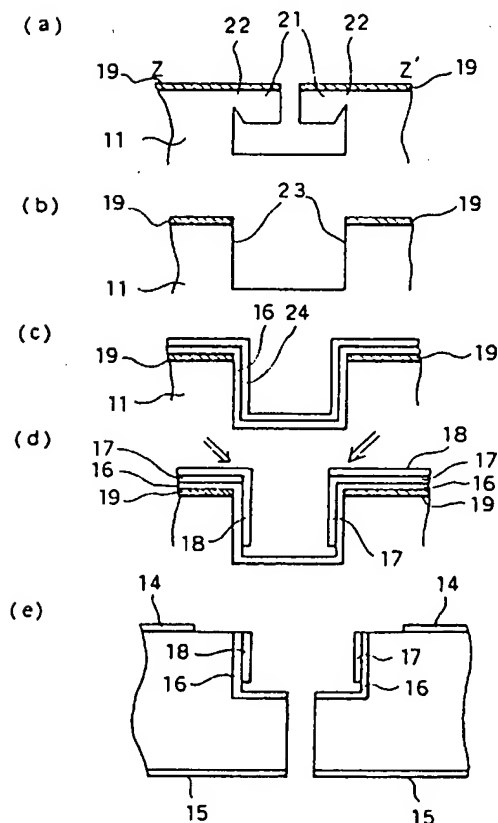
以上

出願人 シャープ株式会社
代理人 弁理士 山本秀策

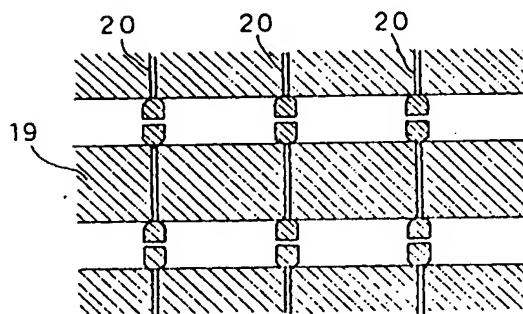
第1図



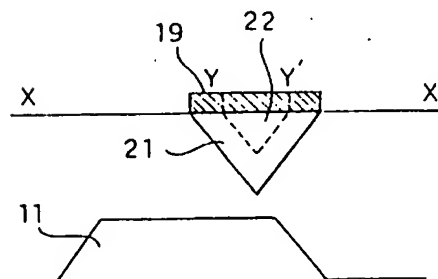
第2図



第3図

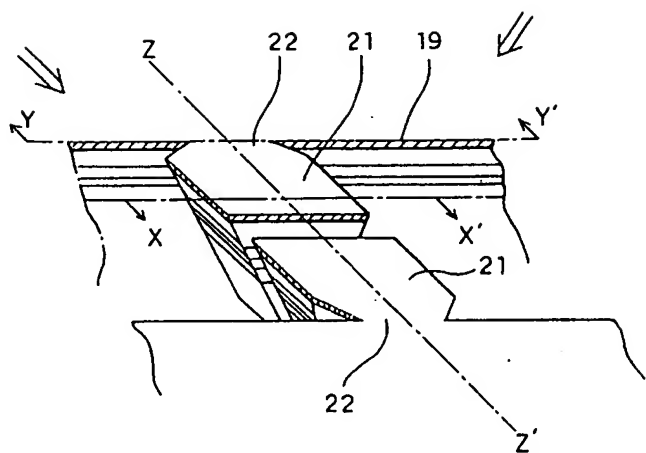


第5図

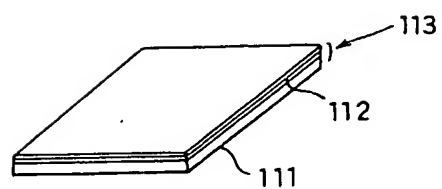


第 6 図

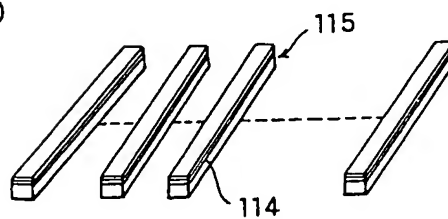
第 4 図



(a)



(b)



(c)

